



# ПРАКТИКУМ З АВТОМАТИЗАЦІЇ ТЕХНОЛОГІЧНИХ ПРОЦЕСІВ

## Силабус освітнього компонента

### Реквізити навчальної дисципліни

<b>Рівень вищої освіти</b>	<i>Перший (бакалаврський)</i>
<b>Галузь знань</b>	<i>14 «Електрична інженерія»</i>
<b>Спеціальність</b>	<i>141 «Електроенергетика, електротехніка та електромеханіка»</i>
<b>Освітня програма</b>	<i>Електромеханічні системи автоматизації, електропривод та електромобільність</i>
<b>Статус дисципліни</b>	<i>Вибіркова</i>
<b>Форма навчання</b>	<i>Очна (денна)</i>
<b>Рік підготовки, семестр</b>	<i>III курс, весняний семестр</i>
<b>Обсяг дисципліни</b>	<i>4 кредитів ECTS /120 годин (36 годин лекцій, 36 годин практичних занять)</i>
<b>Семестровий контроль/ контрольні заходи</b>	<i>Залік/тестування, МКР</i>
<b>Розклад занять</b>	<i>1 лекція (2 години) 1 раз на тиждень; 1 практичне заняття (2 години) 1 раз на тиждень.</i>
<b>Мова викладання</b>	<i>Українська</i>
<b>Інформація про керівника курсу / викладачів</b>	<i>Лектор: к.т.н. Бур'ян Сергій Олександрович, 0508403155 Практичні заняття: к.т.н. Бур'ян Сергій Олександрович, 0508403155</i>
<b>Розміщення курсу</b>	

### Програма навчальної дисципліни

#### 1. Опис навчальної дисципліни, її мета, предмет вивчення та результати навчання

Силабус освітнього компонента «Практикум з автоматизації технологічних процесів» складено відповідно до освітньої програми підготовки бакалаврів «Електромеханічні системи автоматизації, електропривод та електромобільність» спеціальності 141 - Електроенергетика, електротехніка та електромеханіка.

**Метою навчальної дисципліни** є підсилення у студентів наступних компетентностей: (K01) Здатність до абстрактного мислення, аналізу і синтезу; (K03) Здатність спілкуватися державною мовою як усно, так і письмово; (K05) Здатність до пошуку, оброблення та аналізу інформації з різних джерел; (K06) Здатність виявляти, ставити та вирішувати

проблеми; (K07) Здатність працювати в команді; (K08) Здатність працювати автономно; (K11) Здатність вирішувати практичні задачі із застосуванням систем автоматизованого проектування і розрахунків (САПР); (K24) Здатність вирішувати комплексні задачі логічного синтезу, що пов'язані із роботою дискретних систем автоматизації та мікропроцесорних пристроїв.

**Предмет навчальної дисципліни** - поглиблені методи синтезу багатотактних схем автоматизації, які використовуються при їх технічній реалізації у вигляді алгоритмів керування для програмованих логічних інтегральних схем.

**Програмні результати навчання, на формування та покращення яких спрямована дисципліна:** (ПР06) Застосовувати прикладне програмне забезпечення, мікроконтролери та мікропроцесорну техніку для вирішення практичних проблем у професійній діяльності; (ПР08) Обирати і застосовувати придатні методи для аналізу і синтезу електромеханічних та електроенергетичних систем із заданими показниками; (ПР10) Знаходити необхідну інформацію в науково-технічній літературі, базах даних та інших джерелах інформації, оцінювати її релевантність та достовірність; (ПР11) Вільно спілкуватися з професійних проблем державною та іноземною мовами усно і письмово, обговорювати результати професійної діяльності з фахівцями та нефахівцями, аргументувати свою позицію з дискусійних питань; (ПР18) Вміти самостійно вчитися, опановувати нові знання і вдосконалювати навички роботи з сучасним обладнанням, вимірною технікою та прикладним програмним забезпеченням; (ПР21) Знати і розуміти принципи роботи інтегральних мікросхем, програмованих логічних контролерів та програмованих логічних інтегральних схем; (ПР23) Вміти застосовувати закони алгебри-логіки, перетворення кодів, карти Карно, основи таблиць переходів, графопереходи, циклограми та мультиплектори-селектори для синтезу логічних схем керування системам автоматизації; (ПР24) Вміти застосовувати методи синтезу дискретних схем автоматики для складання програм для програмованих логічних реле та програмованих логічних інтегральних схем, здійснювати вибір обладнання при проектуванні дискретних систем автоматизації, складати логічні схеми на мікросхемах з використанням сучасної елементної бази; (ПР28) Розробляти проектну та конструкторську документацію для схем керування електромеханічними системами; програмувати мікропроцесори, мікроконтролери, програмовані логічні інтегральні схеми та логічні контролери та використовувати їх для реалізації алгоритмів керування електроприводами.

## **2. Пререквізити та постреквізити дисципліни**

Для успішного засвоєння дисципліни студент повинен володіти освітніми компонентами «Синтез логічних схем», «Системи автоматизації», «Системи автоматизації. Курсовий проєкт».

## **3. Зміст навчальної дисципліни**

### **Розділ 1. Розробка систем автоматизації технологічних процесів на біза ПЛІС**

Тема 1.1. Вступ до мови Verilog HDL. Базові команди мови Verilog HDL та основи створення програми

Тема 1.2. Основи комбінаційної логіки на мові Verilog HDL

Тема 1.3. Синтез комбінаційних схем на мові Verilog HDL

Тема 1.4. Використання запам'ятовувачих логічних пристроїв та лічильників

Тема 1.5. Основи побудови складних програм для автоматизації технологічних процесів з використанням мови Verilog HDL

Тема 1.6. Основні питання розробки програмованих логічних інтегральних схем

Тема 1.7. Проектування схем електричних принципів з використанням ПЛІС

Тема 1.8. Основи роботи з платою розробника DE1-SOC

## **Розділ 2. Розробка систем автоматизації технологічних процесів на базі ПЛК**

Тема 2.1. Основи програмування ПЛК на мові FBD

Тема 2.2. Складання програм на мові FBD за заданими умовами роботи технологічних процесів

Тема 2.4. Візуалізація та симуляція програм на ПЛК

Тема 2.4. Проектування схем електричних принципів для систем автоматизації на базі ПЛК

## **4. Навчальні матеріали та ресурси**

### **Основна література**

1. Проектування комп'ютерних систем на основі мікросхем програмованої логіки [Текст]: монографія / С.А. Іванець, Ю.О. Зубань, В.В. Казимир, В.В. Литвинов. - Суми : СумДУ, 2013. - 313 с. (доступ за посиланням <http://essuir.sumdu.edu.ua/handle/123456789/33465>).

2. Семенюк В. Я. Класифікація сучасних програмованих логічних інтегральних схем / В. Я. Семенюк, М. В. Воскресенський, О. І. Міскевич. // Науковий журнал "Комп'ютерно-інтегровані технології: освіта, наука, виробництво". - 2013. - №12. - С. 180-183. (доступ за посиланням <https://cutt.ly/OOoJhE3>).

3. Altera Cyclone II. Device Family Overview (доступ за посиланням <https://cutt.ly/1OoJbm4>).

4. Altera MAX300A. Programmable Logic Device Family (доступ за посиланням <https://cutt.ly/KJUTy6e>).

5. Intel Max 10 GPGA Device Overview (доступ за посиланням <https://cutt.ly/AOoLKxT>).

6. Intel DE10-Lite Board. Documentation (доступ за посиланням <https://cutt.ly/WOoZUqH>).

### **Додаткова література**

7. Ковальчук, О. В., Бур'ян, С. О. (2010). Застосування різних методів в синтезу для складних програм для логічних програмованих контролерів. Інформаційний збірник Промелектро. «Промислова електроніка та електротехніка». (4). 51-53 (доступ за посиланням <https://ela.kpi.ua/bitstream/123456789/38235/1/09.pdf>).

8. Бур'ян С.О. Логічний синтез дискретних систем автоматичного керування при використанні програмованих реле низького рівня / С.О. Бур'ян, М.В. Печеник, Г.Ю. Землянхуїна, І.С. Єпіфанцев // Збірник наукових праць національного університету кораблебудування імені адмірала Макарова. - 2021 - №1 (484). - С. 54-60 (доступ з посиланням [https://doi.org/10.15589/znp2021.1\(484\).7](https://doi.org/10.15589/znp2021.1(484).7)).

9. Bruno, F. (2021). FPGA Programming for Beginners. Packt Publishing Ltd, Birmingham-Mumbai. ISBN 978-1-78980-541-3.

10. Grout, I. (2008). Digital Systems Design with FPGA and CPLD. Elsevier. ISBN-13: 978-0-7506-8397-5.

11. Vingron, S. P. (2012). Logic circuit design: Selected methods. Springer Science & Business Media.

12. Darren Ashby and others (2008). *Circuit Design*. Elsevier. ISBN: 978-1-85617-527-2.
13. Intel DE1-SoC Board. Documentation (доступ за посиланням <https://cutt.ly/JOoC6PI>).
14. Brock J. LaMeres (2017). *Introduction to Logic Circuits & Logic Design with VHDL*. Springer. ISBN 978-3-319-34194-1.
15. Valery Sklyarov, Iouliia Skliarova, Alexander Barkalov, Larysa Titarenko (2014). *Synthesis and Optimization of FPGA-Based Systems*. Springer. DOI 10.1007/978-3-319-04708-9
16. Jivan S. Parab, Rajendra S. Gad, G.M. Naik (2018). *Hands-on Experience with Altera FPGA Development Boards*. Springer. DOI 10.1007/978-81-322-3769-3.
17. F. Basile, P. Chiacchio and D. Gerbasio, "On the Implementation of Industrial Automation Systems Based on PLC," in *IEEE Transactions on Automation Science and Engineering*, vol. 10, no. 4, pp. 990-1003, Oct. 2013, doi: 10.1109/TASE.2012.2226578 (доступ за посилання <https://ieeexplore.ieee.org/document/6381490>).

## Навчальний контент

### 5. Методика опанування навчальної дисципліни (освітнього компонента)

#### Лекційні заняття

№ з/п	Назва теми лекції та перелік основних питань (перелік дидактичних засобів, посилання на інформаційні джерела)
1-2	<b>Тема 1.1. Вступ до мови Verilog HDL. Базові команди мови Verilog HDL та основи створення програми</b>
3-4	<b>Тема 1.2. Основи комбінаційної логіки на мові Verilog HDL</b>
5-6	<b>Тема 1.3. Синтез комбінаційних схем на мові Verilog HDL</b>
7-8	<b>Тема 1.4. Використання запам'ятовуючих логічних пристроїв та лічильників</b>
9-10	<b>Тема 1.5. Основи побудови складних програм для автоматизації технологічних процесів з використанням мови Verilog HDL</b>
11	<b>Тема 1.6. Основні питання розробки програмованих логічних інтегральних схем</b>
12	<b>Тема 1.7. Проектування схем електричних принципів з використанням ПЛІС</b>
13-14	<b>Тема 1.8. Основи роботи з платою розробника DE1-SOC</b>
15	<b>Тема 2.1. Основи програмування ПЛК на мові FBD</b>
16	<b>Тема 2.2. Складання програм на мові FBD за заданими умовами роботи технологічних процесів</b>
17	<b>Тема 2.4. Візуалізація та симуляція програм на ПЛК</b>
18	<b>Тема 2.4. Проектування схем електричних принципів для систем автоматизації на базі ПЛК</b>

#### Практичні заняття

№ з/п	Назва теми заняття та перелік основних питань
1-2	<b>Практичне заняття №1-2. Програмування комбінаційних схем на мові Verilog HDL</b>
3-4	<b>Практичне заняття №3-4. Програмування схем із використанням запам'ятовуючих пристроїв на мові Verilog HDL</b>
5-6	<b>Практичне заняття №5-6. Створення програм для технологічних процесів за заданими умовами роботи</b>
7-8	<b>Практичне заняття №7-8. Проектування схем електричних принципів для систем автоматизації технологічних процесів на базі ПЛІС</b>
9-10	<b>Практичне заняття №9-10. Робота з платою розробника DE10-Lite</b>
11-12	<b>Практичне заняття №11-12. Робота з платою розробника DE1-SoC</b>
13-14	<b>Практичне заняття №13-14. Програмування ПЛК на мові FBD</b>
15-16	<b>Практичне заняття №15-16. Основи програмування ПЛІС на мові Verilog HDL</b>

17-18	<b>Практичне заняття №17-18. Проектування схем електричних принципів для систем автоматизації технологічних процесів на базі ПЛК</b>
-------	--

### Самостійна робота студента (СРС)

№ з/п	Вид самостійної роботи	Кількість годин СРС
1	Підготовка до практичних занять	40
2	Підготовка до МКР	2
3	Підготовка до заліку	6
<b>Всього годин СРС</b>		<b>48</b>

#### 6. Контрольна робота

Метою контрольної роботи є закріплення та перевірка теоретичних знань із освітнього компонента, набуття студентами практичних навичок самостійного вирішення задач та складанні та компіляції програм.

Модульна контрольна робота (МКР) проводяться у середовищі Moodle. Кожен студент отримує індивідуальне завдання, що пов'язане з написання програми на заданій мові програмування за умовами роботи технологічного процесу.

### Політика та контроль

#### 6. Політика навчальної дисципліни (освітнього компонента)

Система вимог, які викладач ставить перед студентом:

- правила відвідування занять: заборонено оцінювати присутність або відсутність здобувача на аудиторному занятті, в тому числі нараховувати заохочувальні або штрафні бали. Відповідно до РСО даної дисципліни бали нараховують за відповідні види навчальної активності на лекційних та практичних заняттях.

- правила поведінки на заняттях: студент має можливість отримувати бали за відповідні види навчальної активності на лекційних та практичних заняттях, передбачені РСО дисципліни. Використання засобів зв'язку для пошуку інформації на гугл-диску викладача, в інтернеті, в дистанційному курсі на платформі Сікорський здійснюється за умови вказівки викладача;

- політика дедлайнів та перескладань: якщо студент не проходив або не з'явився на МКР (без поважної причини), його результат оцінюється у 0 балів. Перескладання результатів МКР не передбачено;

- політика щодо академічної доброчесності: Кодекс честі Національного технічного університету України «Київський політехнічний інститут» <https://kpi.ua/files/honorcode.pdf> встановлює загальні моральні принципи, правила етичної поведінки осіб та передбачає політику академічної доброчесності для осіб, що працюють і навчаються в університеті, якими вони мають керуватись у своїй діяльності, в тому числі при вивченні та складанні контрольних заходів з дисципліни;

- при використанні цифрових засобів зв'язку з викладачем (мобільний зв'язок, електронна пошта, переписка на форумах та у соцмережах тощо) необхідно дотримуватись загальноприйнятих етичних норм, зокрема бути ввічливим та обмежувати спілкування робочим часом викладача.

## 7. Види контролю та рейтингова система оцінювання результатів навчання (PCO)

**Поточний контроль** тестування, МКР, виконання завдань до практичних занять.

**Календарний контроль:** провадиться двічі на семестр як моніторинг поточного стану виконання вимог силабусу.

**Семестровий контроль:** залік.

**Умови допуску до семестрового контролю:** виконані завдання до практичних занять, семестровий рейтинг більше 30 балів.

Таблиця відповідності рейтингових балів оцінкам за університетською шкалою:

Кількість балів	Оцінка
95-100	Відмінно
85-94	Дуже добре
75-84	Добре
65-74	Задовільно
60-64	Достатньо
Менше 60	Незадовільно
Менше 30	Не допущено

Загальна рейтингова оцінка студента після завершення семестру складається з балів, отриманих за:

- Тестування по лекційним заняттям;
- виконання завдань до практичних занять;
- виконання модульної контрольної роботи (МКР);

Тестування по лекціям	Практичні заняття	МКР
18	36	46

### Тестування по матеріалам лекційних занять

**Ваговий бал 1.** Максимальна кількість балів за тестування – 1 бал \* 18 лекцій = 18 балів.

Тестування проводиться у системі дистанційного навчання Moodle та доступне протягом 5 робочих днів після завершення поточної лекції. У деяких випадках термін проходження тестування може бути продовжений лектором. Тривалість проходження одного тестування – 10 хвилин. Кількість спроб – одна. У деяких випадках, що пов'язані з технічними проблемами студентів, може надатися повторна спроба на окремі тестування.

Кожне тестування містить 10 запитань різного формату (вибір правильного варіанту з переліку; вірно/невірно; визначити відповідність; чисельна відповідь; вибір пропущених слів; перетаскування на зображення тощо).

### Критерії оцінювання

- запитання типу «вибір правильного варіанту з переліку», «вірно/невірно», «чисельна відповідь» оцінюються однозначно: вірна відповідь – 0,1 бал, невірна відповідь – 0 балів;
- запитання, на які немає однієї конкретної відповіді, типу «визначити відповідність», «вибір пропущених слів», «перетаскування на зображення» оцінюються у відповідності до

кількості елементів у тесті (наприклад, якщо треба вставити 4 слова у текст, то студент отримає по 0,025 балів за одне правильне вставлене слово, а за всі 4 правильно вставлені слова отримає відповідно 0,1 балів) - невірна відповідь - 0 балів, частково вірна відповідь - 0,01-0,09 балів, вірна відповідь 0,1 бал.

### **Практичні заняття**

**Ваговий бал 1.** Максимальна кількість балів за всі практичні заняття - 2 бали \* 18 занять = 36 балів.

На практичних заняттях студенти разом із викладачем розв'язують завдання за тематикою практичного заняття. Після кожного практичного заняття студенти отримують домашнє завдання, яке необхідно вирішити та надати на перевірку викладачу до початку наступного заняття (зазвичай це 2 тижні, однак іноді цей час може бути змінений викладачем у деяких конкретних випадках).

#### **Критерії оцінювання**

- домашнє завдання вирішено вірно - 2 бали;
- домашнє завдання вирішено із незначними помилками - 0,5-1,9 бали;
- домашнє завдання вирішено із значними помилками - 0-0,4 балів;

### **Модульна контрольна робота**

**Ваговий бал - 46.** Критерії оцінювання модульної контрольної роботи:

На модульній контрольній роботі студент виконує 2 завдання. Кожне завдання оцінюється від 0 до 23 балів:

- вірно виконаний синтез, складена програма, виконана симуляція методом часових діаграм відповідає умові - 20-23 балів;
- вірно виконаний синтез, складена програма, виконана симуляція методом часових діаграм частково відповідає умові - 15-19 балів;
- синтез виконано з помилками, складена програма, виконана симуляція методом часових діаграм не відповідає умові - 10-14 балів;
- синтез виконано з помилками, програма складена не вірно або виконаний вірно тільки синтез - 5-9 балів;
- синтез виконано з помилками, програма не складена - 0-4 балів.

### **Календарний контроль**

Календарний контроль базується на поточній рейтинговій оцінці. Умовою позитивної атестації є значення поточного рейтингу студента не менше 50% від максимально можливого на час атестації. Бал, необхідний для отримання позитивного календарного контролю доводиться до відома студентів викладачем не пізніше ніж за 2 тижні до початку календарного контролю.

### **Форма семестрового контролю - залік**

Максимальна сума балів складає 100. Необхідною умовою допуску до заліку є здані усі завдання до практичних занять. Для отримання заліку з кредитного модулю «автоматом» потрібно мати рейтинг не менше 60 балів, а також виконані умови допуску до заліку.

Студенти, які наприкінці семестру мають рейтинг менше 60 балів, а також ті, хто хоче підвищити свою оцінку в системі ECTS, виконують



залікову контрольну роботу. При цьому набрані бали студентом анулюються, а оцінка за залікову контрольну роботу є остаточною.

**Залікова робота.** Залікова робота проводиться на останньому лекційному занятті. Студент проходить тестування у середовищі Moodle. На тестування пропонується 100 тестових, кожне з яких оцінюється в 1 бал. Для отримання позитивної оцінки необхідно набрати 60 балів і вище. Час тестування зазвичай складає 100 хвилин, але може бути скоригований лектором та (або) викладачам, що приймає залік.

### **Робочу програму навчальної дисципліни (силабус):**

**Складено** доцентом кафедри автоматизації електромеханічних систем та електроприводу ФЕА, к.т.н. Бур'яном С.О.

**Ухвалено** кафедрою автоматизації електромеханічних систем та електроприводу ФЕА (протокол № 6 від 28.12.2022)

**Погоджено** Методичною комісією факультету (протокол №5 від 26.01.2023 р.)