



СИСТЕМИ АВТОМАТИЗАЦІЇ. ЧАСТИНА 1

Силабус освітнього компонента

Реквізити навчальної дисципліни

Рівень вищої освіти	Перший (бакалаврський)
Галузь знань	14 «Електрична інженерія»
Спеціальність	141 «Електроенергетика, електротехніка та електромеханіка»
Освітня програма	Електромеханічні системи автоматизації, електропривод та електромобільність
Статус дисципліни	Обов'язкова (нормативна)
Форма навчання	Очна (денна)
Рік підготовки, семестр	II курс, весняний семестр
Обсяг дисципліни	6 кредитів ECTS / 180 годин (36 годин лекцій, 18 годин практичних занять; 36 годин лабораторних робіт)
Семестровий контроль/ контрольні заходи	Екзамен/тестування, МКР, РГР, захист лабораторних робіт
Розклад занять	1 лекція (2 години) 1 раз на тиждень; 1 практичне заняття (2 години) 1 раз на 2 тижні; 1 лабораторна робота (4 години) 1 раз на 2 тижні.
Мова викладання	Українська
Інформація про керівника курсу / викладачів	Лектор: к.т.н. Бур'ян Сергій Олександрович, 0508403155 Практичні заняття: к.т.н. Бур'ян Сергій Олександрович, 0508403155 Лабораторні роботи: Землянхуна Ганна Юріївна, 0973875085 к.т.н. Волянський Роман Сергійович, 0674985064
Розміщення курсу	https://do.ipu.kpi.ua/course/view.php?id=321

Програма навчальної дисципліни

1. Опис навчальної дисципліни, її мета, предмет вивчення та результати навчання

Силабус освітнього компонента «Системи автоматизації. Частина 1» складено відповідно до освітньої програми підготовки бакалаврів «Електромеханічні системи автоматизації, електропривод та електромобільність» спеціальності 141 – Електроенергетика, електротехніка та електромеханіка.

Метою навчальної дисципліни є формування та закріплення у студентів наступних компетентностей: (K01) Здатність до абстрактного мислення, аналізу і синтезу; (K03) Здатність спілкуватися державною мовою як усно, так і письмово; (K05) Здатність до пошуку, оброблення та аналізу інформації з різних джерел; (K06) Здатність виявляти, ставити та вирішувати проблеми; (K07) Здатність працювати в команді; (K08) Здатність працювати автономно; (K11) Здатність вирішувати практичні задачі із застосуванням систем автоматизованого проектування і розрахунків (САПР); (K24) Здатність вирішувати комплексні задачі логічного синтезу, що пов'язані із роботою дискретних систем автоматизації та мікропроцесорних пристроїв.

Предмет навчальної дисципліни – поглиблені методи синтезу багатотактних схем автоматизації, які використовуються при їх технічній реалізації у вигляді алгоритмів керування для програмованих логічних інтегральних схем.

Програмні результати навчання, на формування та покращення яких спрямована дисципліна: (ПРО6) Застосовувати прикладне програмне забезпечення, мікроконтролери та мікропроцесорну техніку для вирішення практичних проблем у професійній діяльності; (ПРО8) Обирати і застосовувати додатні методи для аналізу і синтезу електромеханічних та електроенергетичних систем із заданими показниками; (ПР10) Знаходити необхідну інформацію в науково-технічній літературі, базах даних та інших джерелах інформації, оцінювати її релевантність та достовірність; (ПР11) Вільно спілкуватися з професійних проблем державною та іноземною мовами усно і письмово, обговорювати результати професійної діяльності з фахівцями та нефахівцями, аргументувати свою позицію з дискусійних питань; (ПР18) Вміти самостійно вчитися, опанувати нові знання і вдосконалювати навички роботи з сучасним обладнанням, вимірною технікою та прикладним програмним забезпеченням; (ПР21) Знати і розуміти принципи роботи інтегральних мікросхем, програмованих логічних контролерів та програмованих логічних інтегральних схем; (ПР23) Вміти застосовувати закони алгебри-логіки, перетворення кодів, карти Карно, основи таблиць переходів, графопереходи, циклограми та мультиплектори-селектори для синтезу логічних схем керування системам автоматизації; (ПР24) Вміти застосовувати методи синтезу дискретних схем автоматики для складання програм для програмованих логічних реле та програмованих логічних інтегральних схем, здійснювати вибір обладнання при проектуванні дискретних систем автоматизації, складати логічні схеми на мікросхемах з використанням сучасної елементної бази; (ПР28) Розробляти проектну та конструкторську документацію для схем керування електромеханічними системами; програмувати мікропроцесори, мікроконтролери, програмовані логічні інтегральні схеми та логічні контролери та використовувати їх для реалізації алгоритмів керування електроприводами.

2. Пререквізити та постреквізити дисципліни

Для успішного засвоєння дисципліни студент повинен володіти освітніми компонентами «Обчислювальна техніка та програмування», «Інженерна графіка» та «Синтез логічних схем». Компетентності, знання та уміння, одержані в процесі вивчення освітнього компонента є необхідними для подальшого вивчення освітніх компонентів «Системи автоматизації. Частина 2», «Системи автоматизації. Курсовий проєкт», «Автоматизований електропривод» та «Електромеханічні системи типових технологічних застосувань».

3. Зміст навчальної дисципліни

Розділ 1. Синтез схем на основі графопереходів

Тема 1.1. Синтез схем на основі графопереходів. Частина 1. Асинхронні схеми на RS-тригерах. Основні поняття

Тема 1.2. Синтез схем на основі графопереходів. Частина 2. Асинхронні схеми на RS-тригерах. Приклади синтезу

Тема 1.3. Синтез схем на основі графопереходів. Частина 3. Синхронні схеми на JK-тригерах

Тема 1.4. Синтез схем на основі графопереходів. Частина 4. Синтез синхронних одновходових схем на основі JK-тригерів

Тема 1.5. Синтез схем на основі графопереходів. Частина 5. Особливості синтезу синхронних одновходових схем за наявності чисел, що повторюються

Розділ 2. Синтез схем на мультиплексах-селекторах

Тема 2.1. Синтез схем на мультиплексах-селекторах. Частина 1. Синтез одноканальних схем

Тема 2.2. Синтез схем на мультиплексах-селекторах. Частина 2. Синтез багатоканальних схем

Розділ 3. Комплексний синтез схем для систем автоматизації

Тема 3.1. Приклад синтезу складної системи автоматизації декількох технологічних об'єктів

Тема 3.2. Особливості використання різних методів синтезу систем автоматизації

Розділ 4. Типові інтегральні мікросхеми для систем автоматизації

Тема 4.1. Використання мікросхем лічильників в системах автоматизації

Тема 4.2. Цифрові мікросхеми: шифратори, дешифратори та регістри

Тема 4.3. Інтегральний таймер та його використання в системах автоматизації

Тема 4.4. Застосування D-тригерів в системах автоматизації

Розділ 5. Програмовані логічні інтегральні схеми

Тема 5.1. Програмовані логічні інтегральні схеми. Частина 1. Прості програмовані логічні інтегральні схеми

Тема 5.2. Програмовані логічні інтегральні схеми. Частина 2. Складні програмовані логічні інтегральні схеми

Тема 5.3. Програмовані логічні інтегральні схеми. Частина 3. Програмовані користувачем вентильні матриці

Тема 5.4. Програмовані логічні інтегральні схеми. Частина 4. Програмовані логічні схеми з комбінованою архітектурою

Тема 5.5. Програмовані логічні інтегральні схеми. Частина 5. Програмовані системи на кристалі

4. Навчальні матеріали та ресурси

Основна література

1. Дистанційний курс «Системи автоматизації-1» для бакалаврів 2-го курсу спеціальності 141 «Електроенергетика, електротехніка та електромеханіка», - сертифікат Серія ДК № 0002, автор-розробник Бур'ян С.О., - Електронні дані – Київ: КПІ ім. Ігоря Сікорського, 2022 р. (затверджений Методичною радою КПІ ім. Ігоря Сікорського, протокол №2 від 30.09.2022 р.). Адреса розміщення: <https://do.ipk.kpi.ua/course/view.php?id=321>.

2. Ковальчук О.В. Логічний синтез дискретних схем автоматики: навчальний посібник – К.: НТУУ «КПІ», 2008. – 168 с. ISBN 978-966-622-294-0.

3. Системи автоматизації. Лабораторний практикум. Частина 1 [Електронний ресурс] : навчальний посібник для здобувачів ступеня бакалавра за освітньою програмою «Електромеханічні системи автоматизації, електропривод та електромобільність» спеціальності 141 «Електроенергетика, електротехніка та електромеханіка» / КПІ ім. Ігоря Сікорського ; уклад.: С. О. Бур'ян, Г. Ю. Землянхуна, Р. С. Волянський. – Електронні текстові дані (1 файл: 7,56 Мбайт). – Київ : КПІ ім. Ігоря Сікорського, 2022. – 255 с. – Назва з екрана (доступ за посиланням <https://ela.kpi.ua/handle/123456789/48594>).

4. Автоматизація технологічних процесів, установок і комплексів – 1 [Електронний ресурс] : курс лекцій для студентів напряму підготовки 6.050702 «Електромеханіка» спеціальності «Електромеханічні системи автоматизації та електропривод» денної форми навчання / НТУУ «КПІ» ; уклад. О. В. Ковальчук, С. О. Бур'ян. – Електронні текстові дані (1 файл: 26,3 Мбайт). – Київ : НТУУ «КПІ», 2011. - Назва з екрана (доступ за посиланням <https://ela.kpi.ua/handle/123456789/932>).

5. Автоматизація технологічних процесів, установок і комплексів – 2 [Електронний ресурс] : конспект лекцій з кредитного модуля для студентів напряму підготовки 6.050702 «Електромеханіка», спеціальності «Електромеханічні системи автоматизації та електропривод» денної форми навчання / НТУУ «КПІ» ; уклад. О. В. Ковальчук, С. О. Бур'ян. – Електронні текстові дані (1 файл: 7,63 Мбайт). – Київ : НТУУ «КПІ», 2010. - Назва з екрана. (доступ за посиланням <https://ela.kpi.ua/handle/123456789/821>).

6. І.М. Бондаренко, О.В. Бородін, В.П. Карнаушенко Сучасна компонентна база електронних систем: навч. посібник для студентів ЗВО. / І.М. Бондаренко, О.В. Бородін, В.П. Карнаушенко. – Харків: ХНУРЕ, 2020. – 268 с. (доступ за посиланням https://openarchive.nure.ua/bitstream/document/14062/3/SKB_2020.pdf).

7. Сенько В. І. та ін. Електроніка і мікросхемотехніка: У 4-х т. Том 3. Цифрові пристрої: Підручник/За ред. Ві Сенька //К.: Каравела. – 2008.

8. Проектування комп'ютерних систем на основі мікросхем програмованої логіки [Текст]: монографія / С.А. Іванець, Ю.О. Зубань, В.В. Казимир, В.В. Литвинов. - Суми : СумДУ, 2013. - 313 с. (доступ за посиланням <http://essuir.sumdu.edu.ua/handle/123456789/33465>).

9. Семенюк В. Я. Класифікація сучасних програмованих логічних інтегральних схем / В. Я. Семенюк, М. В. Воскресенський, О. І. Міскевич. // Науковий журнал "Комп'ютерно-інтегровані технології: освіта, наука, виробництво". – 2013. – №12. – С. 180–183. (доступ за посиланням <https://cutt.ly/OOoJhE3>).

10. Altera Cyclone II. Device Family Overview (доступ за посиланням <https://cutt.ly/1OoJbm4>).

11. Altera MAX300A. Programmable Logic Device Family (доступ за посиланням <https://cutt.ly/KJUTy6e>).

12. Intel Max 10 GPGA Device Overview (доступ за посиланням <https://cutt.ly/AOoLKxT>).

13. Intel DE10-Lite Board. Documentation (доступ за посиланням <https://cutt.ly/WOoZUqH>).

Додаткова література

14. Ковальчук, О. В., Бур'ян, С. О. (2010). Застосування різних методів в синтезу для складних програм для логічних програмованих контролерів. Інформаційний збірник Промелектро. «Промислова електроніка та електротехніка». (4). 51–53 (доступ за посиланням <https://ela.kpi.ua/bitstream/123456789/38235/1/09.pdf>).

15. Бур'ян С.О. Логічний синтез дискретних систем автоматичного керування при використанні програмованих реле низького рівня / С.О. Бур'ян, М.В. Печеник, Г.Ю. Землянхуїна, І.С. Єпіфанцев // Збірник наукових праць національного університету кораблебудування імені адмірала Макарова. – 2021 - №1 (484). – С. 54-60 (доступ з посиланням [https://doi.org/10.15589/znp2021.1\(484\).7](https://doi.org/10.15589/znp2021.1(484).7)).

16. Bruno, F. (2021). FPGA Programming for Beginners. Packt Publishing Ltd, Birmingham-Mumbai. ISBN 978-1-78980-541-3.

17. Zeidman, B. (2002). Designing with FPGAs and CPLDs. Elsevier, CMP Books Lawrence, Kansas. ISBN: 1-57820-112-8.

18. Grout, I. (2008). Digital Systems Design with FPGA and CPLD. Elsevier. ISBN-13: 978-0-7506-8397-5.

19. Vingron, S. P. (2012). Logic circuit design: Selected methods. Springer Science & Business Media.

20. Darren Ashby and others (2008). Circuit Design. Elsevier. ISBN: 978-1-85617-527-2.

21. Intel DE1-SoC Board. Documentation (доступ за посиланням <https://cutt.ly/JOoC6PI>).

22. Brock J. LaMeres (2017). Introduction to Logic Circuits & Logic Design with VHDL. Springer. ISBN 978-3-319-34194-1.

23. Valery Sklyarov, Iouliia Skliarova, Alexander Barkalov, Larysa Titarenko (2014). *Synthesis and Optimization of FPGA-Based Systems*. Springer. DOI 10.1007/978-3-319-04708-9
24. Jivan S. Parab, Rajendra S. Gad, G.M. Naik (2018). *Hands-on Experience with Altera FPGA Development Boards*. Springer. DOI 10.1007/978-81-322-3769-3.
25. F. Basile, P. Chiacchio and D. Gerbasio, "On the Implementation of Industrial Automation Systems Based on PLC," in *IEEE Transactions on Automation Science and Engineering*, vol. 10, no. 4, pp. 990-1003, Oct. 2013, doi: 10.1109/TASE.2012.2226578 (доступ за посилання <https://ieeexplore.ieee.org/document/6381490>).

Навчальний контент

5. Методика опанування навчальної дисципліни (освітнього компонента)

Лекційні заняття

№ з/п	Назва теми лекції та перелік основних питань (перелік дидактичних засобів, посилання на інформаційні джерела)
1	<p>Тема 1.1. Синтез схем на основі графопереходів. Частина 1. Асинхронні схеми на RS-тригерах. Основні поняття</p> <p><u>Основні питання:</u> загальні відомості про тригери; таблиця істинності RS-тригера; поняття «графопереходу» та його елементи; правила розміщення «кодів вершин» для графопереходів різного розміру; методика синтезу схем автоматизації на основі графопереходів; правила запису умов вмикання та скидання тригерів; правила запису рівнянь для вихідних елементів та таймерів.</p> <p><u>Відео-урок:</u> https://youtu.be/07DG55_zvoc</p> <p><u>Допоміжні матеріали</u> *: https://do.ipk.kpi.ua/mod/folder/view.php?id=111355</p>
2	<p>Тема 1.2. Синтез схем на основі графопереходів. Частина 2. Асинхронні схеми на RS-тригерах. Приклади синтезу</p> <p><u>Основні питання:</u> складання схем на логічних елементах з використанням RS-тригерів; особливості організації вхідних та вихідних сигналів при проектуванні схем на інтегральних мікросхемах; складання схеми на інтегральних мікросхемах з використанням RS-тригерів; приклад синтезу задачі на графопереході з трьома тригерами; мінімізація виразів для вихідних змінних, за допомогою карт Карно.</p> <p><u>Відео-урок:</u> https://youtu.be/B-V2mVz_BCc</p> <p><u>Допоміжні матеріали</u> *: https://do.ipk.kpi.ua/mod/folder/view.php?id=114450</p>
3	<p>Тема 1.3. Синтез схем на основі графопереходів. Частина 3. Синхронні схеми на JK-тригерах</p> <p><u>Основні питання:</u> позначення JK-тригера та його таблиця істинності; особливості синтезу схем на графопереходах при використанні JK-тригерів; складання схем на логічних елементах з використанням JK-тригерів; врахування «брязкоту» контактів при подачі імпульсу синхронізації; особливості проектування схем електричних принципів у середовищі MultiSim з використанням мікросхем JK-тригерів; часові діаграми роботи схеми на JK-тригерах; приклад синтезу задачі на графопереході з трьома тригерами; використання дешифратора для скорочення рівнянь вихідних сигналів.</p> <p><u>Відео-урок:</u> https://youtu.be/cLfzvfaB5Q</p> <p><u>Допоміжні матеріали</u> *: https://do.ipk.kpi.ua/mod/folder/view.php?id=115431</p>
4	<p>Тема 1.4. Синтез схем на основі графопереходів. Частина 4. Синтез синхронних одновходових схем на основі JK-тригерів</p> <p><u>Основні питання:</u> поняття одновходових схем та карта відповідності JK-тригера; задача генерації двійкових чисел; складання таблиці станів для генератора двійкових чисел; складання карт Карно на основі таблиці станів; часові діаграми роботи схеми генератора двійкових чисел; складання схеми</p>

	<p>генерації двійкових чисел на логічних елементах; семисегментні індикатори та їх застосування для відображення чисел; схема електрична принципова генератора двійкових чисел в середовищі MultiSim.</p> <p><u>Відео-урок:</u> https://youtu.be/3vMgyc1JqGw</p> <p><u>Допоміжні матеріали*:</u> https://do.ipokpi.ua/mod/folder/view.php?id=116083</p>
5	<p>Тема 1.5. Синтез схем на основі графопереходів. Частина 5. Особливості синтезу синхронних одноходових схем за наявності чисел, що повторюються</p> <p><u>Основні питання:</u> задача синтезу генератора послідовності двійкових чисел, в якій є числа, що повторюються; особливості вибору кількості проміжних змінних для синтезу; заповнення таблиці станів з врахуванням додаткової проміжної змінної; особливості заповнення карт Карно для проміжних змінних; складання схеми на логічних елементах з врахуванням додаткової проміжної змінної; часові діаграми роботи схеми генератора двійкових чисел; здвоєні дворозрядні семисегментні індикатори; вивід двох десяткових чисел на два семисегментні індикатори; складання схеми на інтегральних мікросхемах з використанням JK-тригерів.</p> <p><u>Відео-урок:</u> https://youtu.be/VEAUt1IXRIA</p> <p><u>Допоміжні матеріали*:</u> https://do.ipokpi.ua/mod/folder/view.php?id=120105</p>
6	<p>Тема 2.1. Синтез схем на мультиплекторах-селекторах. Частина 1. Синтез однотоктних схем</p> <p><u>Основні питання:</u> загальні відомості про мультиплектори-селектори; позначення різних типів мультиплекторів, таблиці істинності та їх внутрішня структура; типові мікросхеми мультиплекторів; математичний опис роботи мультиплектора; види однотоктних схем при синтезі їх на мультиплекторах; синтез однотоктних схем на мультиплекторах за спрощеною методикою; складання схеми на мультиплекторах у середовищі MultiSim; синтез однотоктних схем на мультиплекторах за звичайною методикою.</p> <p><u>Відео-урок:</u> https://youtu.be/y-yiKb3K-vo</p> <p><u>Допоміжні матеріали*:</u> https://do.ipokpi.ua/mod/folder/view.php?id=122496</p>
7	<p>Тема 2.2. Синтез схем на мультиплекторах-селекторах. Частина 2. Синтез багатотоктних схем</p> <p><u>Основні питання:</u> задача синтезу багатотоктних схем на мультиплекторах-селекторах; правила об'єднання селекторних ліній мультиплекторів; методика синтезу багатотоктних схем на мультиплекторах-селекторах; приклад синтезу схеми з двома мультиплекторами; складання схеми на логічних елементах за результатами синтезу багатотоктної схеми; розробка багатотоктної схеми на мультиплекторах в середовищі MultiSim; приклад синтезу схеми, умови якої задані циклограмою; розробка багатотоктної схеми на мультиплекторах з трьома селекторними лініями в середовищі MultiSim.</p> <p><u>Відео-урок:</u> https://youtu.be/Kci37pv1NWY</p> <p><u>Допоміжні матеріали*:</u> https://do.ipokpi.ua/mod/folder/view.php?id=123147</p>
8	<p>Тема 3.1. Приклад синтезу складної системи автоматизації декількох технологічних об'єктів</p> <p><u>Основні питання:</u> умова роботи складної системи автоматизації декількох технологічних об'єктів; підсистеми керування інструментом, конвеєром та маніпуляторами; попередня функціональна схема системи автоматизації; синтез логічних рівнянь для підсистем керування інструментом, конвеєром та маніпуляторами; функціональна схема системи автоматизації; програма на мові FBD у середовищі Quartus II на основі розробленої функціональної схеми; результати симуляції розробленої системи автоматизації методом часових</p>

	<p>діаграм.</p> <p><u>Відео-урок: https://youtu.be/GytYxdd-A38</u></p> <p><u>Допоміжні матеріали*: https://do.ipokpi.ua/mod/folder/view.php?id=123857</u></p>
9	<p>Тема 3.2. Особливості використання різних методів синтезу систем автоматизації</p> <p><u>Основні питання:</u> загальні відомості про комбіновані методи синтезу; задача виведення послідовності чисел з можливістю реверсу; застосування «шин» (джгутів) при проектуванні схем електричних принципових; складання схеми електричної принципової у середовищі MultiSim з використанням «шин»; комбінований метод синтезу на основі графопереходів та циклограм; комбінований метод синтезу на основі таблиць переходів і карт Карно та мультиплекторів-селекторів.</p> <p><u>Відео-урок: https://youtu.be/qP8QYBJgMXU</u></p> <p><u>Допоміжні матеріали*: https://do.ipokpi.ua/mod/folder/view.php?id=124396</u></p>
10	<p>Тема 4.1. Використання мікросхем лічильників в системах автоматизації</p> <p><u>Основні питання:</u> загальні відомості про лічильники; мікросхеми лічильників 74LS192 та 74LS193; багаторозрядний лічильник на основі мікросхем 74LS193; приклад синтезу схеми для системи автоматизації з використанням лічильників; мікросхема для перетворення двійкового коду у код для семисегментного індикатора; приклад використання мікросхеми лічильника, дешифратора та перетворювача коду; інші мікросхеми лічильників.</p> <p><u>Відео-урок: https://youtu.be/risY-ulTLug</u></p> <p><u>Допоміжні матеріали*: https://do.ipokpi.ua/mod/folder/view.php?id=125068</u></p>
11	<p>Тема 4.2. Цифрові мікросхеми: шифратори, дешифратори та регістри</p> <p><u>Основні питання:</u> загальні відомості про шифратори; мікросхеми шифраторів 74LS147 та 74LS148; приклад синтезу схеми для системи автоматизації з використанням шифратора; загальні відомості про дешифратори; мікросхеми дешифраторів 74LS42, 74LS145, 74141 та 74LS138; загальні відомості про регістри; мікросхеми регістрів 74LS174, 74LS175, 74LS164; мікросхема регістру зсуву 74198.</p> <p><u>Відео-урок: https://youtu.be/XBgQykn3CGA</u></p> <p><u>Допоміжні матеріали*: https://do.ipokpi.ua/mod/folder/view.php?id=125437</u></p>
12	<p>Тема 4.3. Інтегральний таймер та його використання в системах автоматизації</p> <p><u>Основні питання:</u> мікросхема для вироблення установчих імпульсів 74LS123; симуляція роботи мікросхеми 74LS123 в середовищі MultiSim; мікросхема компаратора LM339; симуляція роботи мікросхеми LM339 в середовищі MultiSim; мікросхема інтегрального таймера NE555; підключення мікросхеми NE555 для отримання сигналу заданої тривалості; підключення мікросхеми NE555 для отримання затриманого на певний час сигналу; реалізація генератора прямокутних імпульсів на основі мікросхеми NE555.</p> <p><u>Відео-урок: https://youtu.be/MsOyx8WJRhk</u></p> <p><u>Допоміжні матеріали*: https://do.ipokpi.ua/mod/folder/view.php?id=126285</u></p>
13	<p>Тема 5.1. Програмовані логічні інтегральні схеми. Частина 1. Прості програмовані логічні інтегральні схеми</p> <p><u>Основні питання:</u> загальні відомості про програмовані логічні інтегральні схеми (ПЛІС); засоби програмування ПЛІС; програмовані постійні запам'ятовуючі пристрої (ППЗП); симуляція роботи ППЗП у середовищі Multisim; програмовані логічні матриці (ПЛМ); реалізація у ПЛМ логічних функцій у дужках; програмовані матриці логіки (ПМЛ); розширення можливостей ПЛМ і ПМЛ; загальні</p>

	<p>властивості простих програмованих логічних інтегральних схем. <u>Відео-урок: https://youtu.be/Zolvd-x-3D0</u> <u>Допоміжні матеріали*:</u> https://do.ipokpi.ua/mod/folder/view.php?id=127024</p>
14	<p>Тема 5.2. Програмовані логічні інтегральні схеми. Частина 2. Складні програмовані логічні інтегральні схеми <u>Основні питання:</u> класифікація сучасних програмованих логічних схем; загальні відомості про складні програмовані логічні схеми (CPLD); структура CPLD з макрокомірками; система зв'язків CPLD; блоки вводу/виводу CPLD; архітектура CPLD на прикладі мікросхеми сімейства MAX3000; конфігурація та програмування мікросхем CPLD. <u>Відео-урок: https://youtu.be/6KUai7f1_kg</u> <u>Допоміжні матеріали*:</u> https://do.ipokpi.ua/mod/folder/view.php?id=127202</p>
15	<p>Тема 5.3. Програмовані логічні інтегральні схеми. Частина 3. Програмовані користувачем вентильні матриці <u>Основні питання:</u> загальні відомості про програмовані користувачем вентильні матриці (FPGA); логічні блоки FPGA на основі транзисторів та мультиплексорів; мікросхеми FPGA на «великозернистих» логічних блоках; програмований блок вводу/виводу мікросхем FPGA; система міжз'єднань FPGA; приклади мікросхем FPGA середньої складності. <u>Відео-урок: https://youtu.be/xrml7J4at6w</u> <u>Допоміжні матеріали*:</u> https://do.ipokpi.ua/mod/folder/view.php?id=127452</p>
16	<p>Тема 5.4. Програмовані логічні інтегральні схеми. Частина 4. Програмовані логічні схеми з комбінованою архітектурою <u>Основні питання:</u> загальні відомості про програмовані логічні схеми з комбінованою архітектурою; мікросхеми сімейства MAX II, MAX V і MAX 10; матричний логічний блок та логічний елемент мікросхем сімейства MAX; елементи вводу/виводу; енергонезалежне сімейство ПЛІС MAX 10; сфери застосування ПЛІС MAX 10. <u>Відео-урок: https://youtu.be/DGR9g4il60s</u> <u>Допоміжні матеріали*:</u> https://do.ipokpi.ua/mod/folder/view.php?id=127727</p>
17	<p>Тема 5.5. Програмовані логічні інтегральні схеми. Частина 5. Програмовані системи на кристалі <u>Основні питання:</u> загальні відомості про програмовані системи на кристалі; переваги програмованих систем на кристалі; процесорне ядро Nios II мікросхем фірми Altera; ПЛІС типу програмована «система на кристалі» з однорідною структурою; програмовані системи на кристалі з FPGA: Arria GX; програмовані системи на кристалі з FPGA: Cyclone; програмовані системи на кристалі з вбудованими процесорними блоками; програмована система на кристалі типу Cyclone V SoC FPGA з вбудованими процесорними системами. <u>Відео-урок: https://youtu.be/rSxH2Mikz-c</u> <u>Допоміжні матеріали*:</u> https://do.ipokpi.ua/mod/folder/view.php?id=127943</p>
18	<p>Тема 4.4. Застосування D-тригерів в системах автоматизації <u>Основні питання:</u> загальні відомості про D-тригери; мікросхеми D-тригерів 74LS74, 74LS75, 74LS174, 74LS175; реалізація регістра на основі D-тригерів; реалізація лічильника на основі D-тригерів. <u>Відео-урок: https://youtu.be/e2KgigkISUQ</u> <u>Допоміжні матеріали*:</u> https://do.ipokpi.ua/mod/folder/view.php?id=128187</p>

Практичні заняття

№ з/п	Назва теми заняття та перелік основних питань
1	<p>Практичне заняття №1. Основи проектування схем електричних принципів у середовищі Dip Trace</p> <p><u>Основні питання:</u> правила роботи у програмному забезпеченні Dip Trace для проектування схем електричних принципів; проектування схеми на інтегральних мікросхемах; основи «повітряного» з'єднання між елементами; створення переліку елементів та штампів.</p> <p><u>Відео-урок:</u> https://youtu.be/m44c2eim_Ss</p> <p><u>Допоміжні матеріали *:</u> https://do.ipk.kpi.ua/mod/folder/view.php?id=113704</p>
2	<p>Практичне заняття №2. Створення власної бібліотеки елементів у середовищі Dip Trace</p> <p><u>Основні питання:</u> створення власної бібліотеки елементів, необхідних для проектування схем електричних принципів; прив'язка мікросхем до корпусу; проектування схеми електричної принципової на власній бібліотеці елементів.</p> <p><u>Відео-урок:</u> https://youtu.be/fmHN3OkE5jk</p> <p><u>Допоміжні матеріали *:</u> https://do.ipk.kpi.ua/mod/folder/view.php?id=114160</p>
3	<p>Практичне заняття №3. Основи роботи у середовищі для програмування ПЛІС Quartus II</p> <p><u>Основні питання:</u> основи роботи у середовищі Quartus II; створення файлу-проєкту та файлу-програми; приклад створення програми для реалізації простої логічної функції "Виключаюче АБО"; призначення пінів; створення файлу-симуляції; симуляція роботи схеми на основі часових діаграм; приклад створення програми та симуляції для логічної функції, що описується циклограмою.</p> <p><u>Відео-урок:</u> https://youtu.be/emnYTw9_iSQ</p> <p><u>Допоміжні матеріали *:</u> https://do.ipk.kpi.ua/mod/folder/view.php?id=119660</p>
4	<p>Практичне заняття №4. Робота з тригерами у середовищі для програмування ПЛІС Quartus II</p> <p><u>Основні питання:</u> створення блоку RS-тригер у середовищі Quartus II; форматування зовнішнього вигляду блоку; створення програми на мові FBD за результатами синтезу методом графопереходів на основі RS-тригерів; симуляція результатів роботи схеми методом часових діаграм; створення програми на мові FBD у середовищі Quartus II за результатами синтезу задачі автоматизації методом графопереходів на JK-тригерах; створення генератора тактових імпульсів на основі блоку RS-тригера; копіювання блоків у різні проєкти; особливості симуляції результатів роботи схеми методом часових діаграм з використанням синхронізуючого імпульсу; створення програми генерації двійкових чисел на основі JK-тригерів; симуляція результатів роботи генератора двійкових чисел.</p> <p><u>Відео-урок частина 1:</u> https://youtu.be/6r3DUgEYWfg</p> <p><u>Відео-урок частина 2:</u> https://youtu.be/qC3Sr28GYZ8</p> <p><u>Допоміжні матеріали *:</u> https://do.ipk.kpi.ua/mod/folder/view.php?id=119775</p>
5	<p>Практичне заняття №5. Робота з мультиплексорами-селекторами у середовищі Quartus II</p> <p><u>Основні питання:</u> створення блоків мультиплексорів-селекторів на дві та три селекторні лінії у середовищі Quartus II; форматування зовнішнього вигляду блоків; створення програм на мові FBD за результатами синтезу одноктактних схем на мультиплексорах з двома та трьома селекторними лініями; симуляція результатів роботи схем методом часових діаграм; створення програм на мові</p>

	<p>FBD за результатами синтезу багатотактних схем на мультиплексорах з двома та трьома селекторними лініями (включаючи схеми, умови роботи яких задані циклограмою); симуляція результатів роботи схем методом часових діаграм.</p> <p><u>Відео-урок частина 1:</u> https://youtu.be/H9wZ894KU-M</p> <p><u>Відео-урок частина 2:</u> https://youtu.be/KiUriTqvyAk</p> <p><u>Допоміжні матеріали *:</u> https://do.ipokpi.ua/mod/folder/view.php?id=122646</p>
6	<p>Практичне заняття №6. Створення схем електричних принципів на тригерах та мультиплексорах у середовищі DipTrace</p> <p><u>Основні питання:</u> створення мікросхем RS-, JK-тригерів, мультиплексорів-селекторів на дві та три селекторні лінії; створення інших елементів систем автоматизації: реле, оптопара, трифазний контактор, трифазний двигун, мікросхема ULN2004; створення схеми електричної принципової у середовищі DipTrace з використанням RS-тригерів та інших елементів систем автоматизації (оптопар, давачів, реле, двигунів тощо); створення схеми електричної принципової у середовищі DipTrace з використанням мультиплексорів-селекторів та інших елементів систем автоматизації (оптопар, кнопок, роз'ємів, трифазного двигуна, контакторів, реле, логічних мікросхем тощо).</p> <p><u>Відео-урок частина 1:</u> https://youtu.be/5SrcK5VJ2Q0</p> <p><u>Відео-урок частина 2:</u> https://youtu.be/7sp1WSUII_U</p> <p><u>Відео-урок частина 3:</u> https://youtu.be/WFOXG5XF6E8</p> <p><u>Допоміжні матеріали *:</u> https://do.ipokpi.ua/mod/folder/view.php?id=123282</p>
7	<p>Практичне заняття №7. Створення проєктів у середовищах Quartus II, MultiSim та DipTrace з використанням шин</p> <p><u>Основні питання:</u> створення програми на мові FBD у середовищі Quartus II з використанням шин за результатами синтезу однотоктної схеми на мультиплексорах-селекторах з трьома селекторними лініями; створення програми на мові FBD у середовищі Quartus II з використанням шин за результатами синтезу багатотактної схеми на RS-тригерах; створення проєкту схеми електричної принципової на тригерах з використанням шин у середовищі Multisim; створення проєкту схеми електричної принципової на тригерах з використанням шин у середовищі DipTrace; створення програми на мові FBD у середовищі Quartus II з використанням шин за результатами синтезу багатотактної схеми на RS-тригерах (метод без створення шин у вигляді масивів - пряма адресація сигналів).</p> <p><u>Відео-урок частина 1:</u> https://youtu.be/BPre1tu0B70</p> <p><u>Відео-урок частина 2:</u> https://youtu.be/Lrgax6os05E</p> <p><u>Відео-урок частина 3:</u> https://youtu.be/HfQ8tfclUDk</p> <p><u>Відео-урок частина 4:</u> https://youtu.be/Fg86Gu91bek</p> <p><u>Допоміжні матеріали *:</u> https://do.ipokpi.ua/mod/folder/view.php?id=124677</p>
8	<p>Практичне заняття №8. Основи програмування ПЛІС на мові Verilog HDL</p> <p><u>Основні питання:</u> основи програмування на мові Verilog HDL у середовищі Quartus II; створення модулю програми, вхідних та вихідних змінних, тіла програми; створення програми для простих логічних виразів; створення програми для логічних рівнянь, що отримані на основі синтезу методом циклограм; створення програм для однотоктних схем, що синтезовані на мультиплексорі з двома та трьома селекторними лініями.</p> <p><u>Відео-урок:</u> https://youtu.be/UR_QzZ5TjBk</p> <p><u>Допоміжні матеріали *:</u> https://do.ipokpi.ua/mod/folder/view.php?id=126859</p>
9	<p>Практичне заняття №9. Розробка програм для ПЛІС на мові Verilog HDL з використанням мультиплексорів та тригерів</p>

<p><u>Основні питання:</u> створення програми на мові Verilog HDL для багатотактної схеми, яка синтезована методом мультиплексорів-селекторів; створення модулю RS-тригера; створення програми на мові Verilog HDL для багатотактної схеми, яка синтезована методом RS-тригерів; створення модулю JK-тригера; створення програми на мові Verilog HDL для багатотактної схеми, яка синтезована методом JK-тригерів.</p> <p><u>Відео-урок частина 1:</u> https://youtu.be/LzOV_z0s1yo</p> <p><u>Відео-урок частина 2:</u> https://youtu.be/TTaOz0w5BqU</p> <p><u>Відео-урок частина 3:</u> https://youtu.be/t6ZoCYt6R6w</p> <p><u>Допоміжні матеріали*:</u> https://do.ipk.kpi.ua/mod/folder/view.php?id=127299</p>
--

* Допоміжні матеріали до лекційних та практичних занять доступні для завантаження виключно здобувачам, які зареєстровані на дистанційний курс «Системи автоматизації-1» на Платформі дистанційного навчання «Сікорський» (посилання на дистанційний курс у середовищі Moodle <https://do.ipk.kpi.ua/course/view.php?id=321>).

Лабораторні роботи

№ з/п	Перелік лабораторних робіт
1	<p>Лабораторна робота №1. Логічний синтез та дослідження схем автоматики на дискретних логічних елементах</p> <p><u>Мета роботи</u> – практично перевірити різні методи синтезу однокітних та багатокітних схем, набути навичок переходу від алгебраїчних виразів до схем на інтегральних мікросхемах, засвоїти методи синтезу на циклограмах та таблиць переходів, навчитися складати схеми електричні принципів та інтегральних мікросхемах з використанням монтажних плат, кнопок, світлодіодів та резисторів.</p>
2	<p>Лабораторна робота №2. Логічний синтез та дослідження схем автоматики та тригерах та мультиплекторах</p> <p><u>Мета роботи</u> – практично перевірити різні методи синтезу однокітних та багатокітних схем на тригерах та мультиплекторах, навчитися складати схеми електричні принципів та інтегральних мікросхемах тригерів та мультиплексорів з використанням монтажних плат, кнопок, світлодіодів та резисторів.</p>
3	<p>Лабораторна робота №3. Дослідження релейно-контакторних схем автоматики</p> <p><u>Мета роботи</u> – практично перевірити різні методи синтезу однокітних та багатокітних схем, навчитися будувати релейно-контакторні схеми на основі синтезованих логічних рівнянь, набути вміння працювати із промисловими реле, налаштовувати реле часу, складати схеми з їх використанням та практично перевіряти роботу таких схем</p>
4	<p>Лабораторна робота №4. Пристрої вводу та виводу плати DE10-lite</p> <p><u>Мета роботи</u> – навчитися програмувати на мові FBD у середовищі Quartus Prime та використовувати периферичні пристрої вводу/виводу інформації плати розробника DE10-Lite з ПЛІС Altera сімейства MAX 10 для реалізації однокітних та багатокітних схем систем автоматизації промислових механізмів.</p>
5	<p>Лабораторна робота №5. Робота з семисегментними індикаторами і таймерами</p> <p><u>Мета роботи</u> – набути вміння синтезувати логічні схеми систем автоматизації з</p>

	використанням семисегментних індикаторів, навчитися розробляти програми на мові FBD у середовищі Quartus Prime з використанням таймерів та генераторів тактових імпульсів і практично перевіряти їх за допомогою плати розробника DE10-Lite.
6	Лабораторна робота №6. Синтез та дослідження схем на тригерах на основі плати DE10-Lite <u>Мета роботи</u> – поглибити вміння вирішувати практичні задачі синтезу логічних виразів для систем автоматизації методом RS-тригерів, навчитися розробити на основі цих виразів програми на мові FBD в програмі Quartus Prime та перевірити роботу їх працездатність на платі розробника DE10-Lite.
7	Лабораторна робота №7. Дослідження лічильників імпульсів <u>Мета роботи</u> – набутти практичні вміння синтезувати схеми для систем автоматизації із використанням мікросхем лічильників, скласти відповідні програми на мові FBD у середовищі Quartus II та практично перевірити їх працездатність на основі плати розробника DE10-Lite.
8	Лабораторна робота №8. Логічний синтез та дослідження схем автоматизації типових промислових механізмів на основі програмованих логічних інтегральних схем (ПЛІС) <u>Мета роботи</u> – поглибити практичні вміння синтезу одноктактних та багатоктактних схем, навчитися будувати програми на мові FBD за отриманими логічними виразами у середовищі Quartus II, програмувати ПЛІС сімейства Cyclone II та практично перевіряти працездатність розроблених схем для систем автоматизації.
9	Лабораторна робота №9. Дослідження роботи інтегрального таймера NE555 <u>Мета роботи</u> – здобути вміння розробляти та налаштовувати схеми з використанням мікросхеми інтегрального таймера NE555, навчатися розробляти схеми генератора прямокутних імпульсів та схеми з часовими затримками, практично перевірити працездатність розроблених схем за допомогою інтегральних мікросхем, монтажної плати, кнопок, світлодіодів та резисторів.

Розрахунково-графічна робота (РГР)

У якості індивідуального завдання студенти виконують розрахунково-графічну роботу (РГР). Метою РГР є закріплення студентами практичних навичок розробляти схеми керування системами автоматизації за заданими умовами роботи технологічного процесу та навчитися перевіряти їх працездатність методом симуляції у середовищі MultiSim. Завдання на виконання РГР видається після опанування тем 1.1-1.3.

Самостійна робота студента (СРС)

№ з/п	Вид самостійної роботи	Кількість годин СРС
1	Підготовка до лабораторних робіт	25
2	Підготовка до практичних занять	18
3	Підготовка до МКР	2
4	Виконання РГР	15
5	Підготовка до екзамену	30
Всього годин СРС		90

6. Контрольна робота

Метою контрольної роботи є закріплення та перевірка теоретичних знань із освітнього компонента, набуття студентами практичних навичок самостійного вирішення задач та складання та компіляції програм.

Модульна контрольна робота (МКР) виконується після вивчення Розділів 1-3 та виконання практичних занять 1-5. Контрольна робота проводиться у середовищі Moodle. Кожен студент отримує індивідуальне завдання, відповідно до якого необхідно виконати синтез багатомасштабної схеми на мультимплексах та тригерах, скласти програми у середовищі Quartus II та виконати симуляцію методом часових діаграм.

Політика та контроль

6. Політика навчальної дисципліни (освітнього компонента)

Система вимог, які викладач ставить перед студентом:

- правила відвідування занять: заборонено оцінювати присутність або відсутність здобувача на аудиторному занятті, в тому числі нараховувати заохочувальні або штрафні бали. Відповідно до РСО даної дисципліни бали нараховують за відповідні види навчальної активності на лекційних та практичних заняттях.
- правила поведінки на заняттях: студент має можливість отримувати бали за відповідні види навчальної активності на лекційних та практичних заняттях, передбачені РСО дисципліни. Використання засобів зв'язку для пошуку інформації на гугл-диску викладача, в інтернеті, в дистанційному курсі на платформі Сікорський здійснюється за умови вказівки викладача;
- політика дедлайнів та перескладань: якщо студент не проходив або не з'явився на МКР (без поважної причини), його результат оцінюється у 0 балів. Перескладання результатів МКР не передбачено;
- політика щодо академічної доброчесності: Кодекс честі Національного технічного університету України «Київський політехнічний інститут» <https://kpi.ua/files/honorcode.pdf> встановлює загальні моральні принципи, правила етичної поведінки осіб та передбачає політику академічної доброчесності для осіб, що працюють і навчаються в університеті, якими вони мають керуватись у своїй діяльності, в тому числі при вивченні та складанні контрольних заходів з дисципліни «Системи автоматизації»;
- при використанні цифрових засобів зв'язку з викладачем (мобільний зв'язок, електронна пошта, переписка на форумах та у соцмережах тощо) необхідно дотримуватись загальноприйнятих етичних норм, зокрема бути ввічливим та обмежувати спілкування робочим часом викладача.

7. Види контролю та рейтингова система оцінювання результатів навчання (PCO)

Поточний контроль: вправи на лекційних заняттях, тестування, МКР, виконання завдань до практичних занять, виконання та захист лабораторних робіт.

Календарний контроль: проводиться двічі на семестр як моніторинг поточного стану виконання вимог силабусу.

Семестровий контроль: екзамен.

Умови допуску до семестрового контролю: виконані та захищені лабораторні роботи, виконані завдання до практичних занять, семестровий рейтинг більше 30 балів.

Таблиця відповідності рейтингових балів оцінкам за університетською шкалою:

Кількість балів	Оцінка
95-100	Відмінно
85-94	Дуже добре
75-84	Добре
65-74	Задовільно
60-64	Достатньо
Менше 60	Незадовільно
Менше 30	Не допущено

Загальна рейтингова оцінка студента після завершення семестру складається з балів, отриманих за:

- тестування по кожному лекційному занятті;
- виконання завдань до практичних занять;
- виконання та захист лабораторних робіт;
- виконання розрахунково-графічної роботи;
- виконання модульної контрольної роботи (МКР);
- відповіді на екзамені.

Тестування по лекціям	Практичні заняття	Лабораторні роботи	МКР	РГР	Екзамен
18	9	23	5	5	40

Тестування по матеріалам лекційних занять

Ваговий бал 1. Максимальна кількість балів за тестування – 1 бал * 18 лекцій = 18 балів.

Тестування проводиться у системі дистанційного навчання Moodle та доступне протягом 5 робочих днів після завершення поточної лекції. У деяких випадках термін проходження тестування може бути продовжений лектором. Тривалість проходження одного тестування – 10 хвилин. Кількість спроб – одна. У деяких випадках, що пов'язані з технічними проблемами студентів, може надатися повторна спроба на окремі тестування.

Кожне тестування містить 10 запитань різного формату (вибір правильного варіанту з переліку; вірно/невірно; визначити відповідність; чисельна відповідь; вибір пропущених слів; перетаскування на зображення тощо).

Критерії оцінювання

- запитання типу «вибір правильного варіанту з переліку», «вірно/невірно», «чисельна відповідь» оцінюються однозначно: вірна відповідь – 0,1 бал, невірна відповідь – 0 балів;
- запитання, на які немає однієї конкретної відповіді, типу «визначити відповідність», «вибір пропущених слів», «перетаскування на зображення»

оцінюються у відповідності до кількості елементів у тесті (наприклад, якщо треба вставити 4 слова у текст, то студент отримує по 0,025 балів за одне правильне вставлене слово, а за всі 4 правильно вставлені слова отримує відповідно 0,1 балів) – невірна відповідь – 0 балів, частково вірна відповідь – 0,01-0,09 балів, вірна відповідь 0,1 бал.

Практичні заняття

Ваговий бал 1. Максимальна кількість балів за всі практичні заняття – 1 бали * 9 занять = 9 балів.

На практичних заняттях студенти разом із викладачем розв'язують завдання за тематикою практичного заняття. Після кожного практичного заняття студенти отримують домашнє завдання, яке необхідно вирішити та надати на перевірку викладачу до початку наступного заняття (зазвичай це 2 тижні, однак іноді цей час може бути змінений викладачем у деяких конкретних випадках).

Критерії оцінювання

- домашнє завдання вирішено вірно та здано протягом 2-х тижнів після практичного заняття – 1 бал;
- домашнє завдання вирішено вірно, але здано протягом більш ніж 2-х тижнів після практичного заняття – 0,5 бал;
- домашнє завдання вирішено із незначними помилками та здано протягом 2-х тижнів після практичного заняття – 0,75 бали;
- домашнє завдання вирішено із незначними помилками та здано протягом більш ніж 2-х тижнів після практичного заняття – 0,25 балів;
- домашнє завдання вирішено із значними помилками – повертається на доопрацювання.

УВАГА! Вирішення та здача всіх домашніх завдань є умовою допуску до складання екзамену. Студенти, що на момент консультації перед екзаменом не здали домашні завдання, не допускаються до основної здачі та готуються до перескладання.

УВАГА! Для допуску до перескладання екзамену треба у визначений викладачем термін здати всі заборгованості по домашнім завданням до практичних занять.

Лабораторні роботи

Ваговий бал. Лабораторні роботи 1-3 та 9 мають ваговий бал 2, а лабораторні роботи 4-8 мають ваговий бал 3. Максимальна кількість балів за всі лабораторні роботи складає 2 бали * 4 роботи + 3 бали * 5 робіт = 23 бали.

На лабораторних роботах студенти перевіряють працездатність написаних програм або схем за попередньо вирішеними вдома задачами. Для допуску до поточної лабораторної роботи необхідно мати Протокол, оформлений відповідно до норм оформлення технічної документації, який має містити всі необхідні пункти, відповідно до Методичних вказівок. Також для допуску до лабораторної роботи (окрім 1-ї) необхідно захистити попередню. Студенти, що не захистили попередню лабораторну роботу можуть бути не допущені до виконання наступної. Лабораторні роботи 1, 2 та 8 виконуються кожним студентом індивідуально, лабораторні роботи 3-7 та 9 виконуються бригадою.

Критерії оцінювання лабораторної роботи з ваговим балом 2:

- вірно виконаний синтез всіх задач, продемонстрована працездатність всіх програм (схем), вірні відповіді на запитання до захисту – 2 бали;
- вірно виконаний синтез всіх задач, продемонстрована працездатність всіх програм (схем), відповіді на питання до захисту мають неточності – 1,5-1,9 бали;

- виконаний синтез всіх задач, але деякі з них містять помилки або неточності, продемонстрована працездатність не всіх програм (схем), відповіді на питання до захисту мають неточності – 1-1,4 бали;
- виконаний синтез не всіх задач, продемонстрована працездатність не всіх програм (схем), відповіді на питання до захисту мають неточності – 0-0,9 балів;
- лабораторна робота не виконана або протокол не представлений – повертається на відпрацювання або доопрацювання.

Критерії оцінювання лабораторної роботи з ваговим балом 3:

- вірно виконаний синтез всіх задач, продемонстрована працездатність всіх програм (схем), вірні відповіді на запитання до захисту – 3 бали;
- вірно виконаний синтез всіх задач, продемонстрована працездатність всіх програм (схем), відповіді на питання до захисту мають неточності – 2-2,9 бали;
- виконаний синтез всіх задач, але деякі з них містять помилки або неточності, продемонстрована працездатність не всіх програм (схем), відповіді на питання до захисту мають неточності – 1-1,9 бали;
- виконаний синтез не всіх задач, продемонстрована працездатність не всіх програм (схем), відповіді на питання до захисту мають неточності – 0-0,9 балів;
- лабораторна робота не виконана або протокол не представлений – повертається на відпрацювання або доопрацювання.

УВАГА! Захист всіх лабораторних робіт є умовою допуску до складання екзамену. Студенти, що на момент консультації перед екзаменом не захистили лабораторні роботи, не допускаються до основної здачі та готуються до перескладання.

УВАГА! Для допуску до перескладання екзамену треба у визначений викладачем термін здати всі заборгованості по лабораторним роботам.

Розрахунково-графічна робота

Ваговий бал – 5. Максимальна кількість балів за РГР – 5.

Завдання на розрахунково-графічну роботу (РГР) видається студентам після опанування тем 1.1-1.3.

Для отримання максимального балу студенти мають у визначений викладачем термін виконати РГР та оформити її у відповідності до встановлених вимог. Після виконання завдання та оформлення РГР кожен студент має продемонструвати працездатність розробленої системи автоматизації у середовищі MultiSim та відповіді на запитання викладача.

Критерії оцінювання РГР:

- завдання виконано вірно, РГР оформлено відповідно до вимог, результати симуляції відповідають поставленому завданню, студент вірно відповів на запитання – 5 балів;
- завдання виконано з несуттєвими неточностями, РГР оформлено відповідно до вимог з деякими зауваженнями, результати симуляції відповідають поставленому завданню з незначними помилками, студент вірно відповів на запитання – 4-4,9 бали;
- завдання виконано з суттєвими неточностями, РГР оформлена не за вимогами, результати симуляції частково відповідають поставленому завданню, студент відповів на запитання з помилками – 2-3,9 бали;
- завдання виконано з суттєвими неточностями, РГР оформлена не за вимогами, результати симуляції не відповідають поставленому завданню, студент відповів на запитання з помилками – 0,1-1,9 бали.

Модульна контрольна робота

Ваговий бал – 5. Модульна контрольна робота (МКР) виконується протягом семестру на одному з практичних занять після вивчення Розділу 1 та виконання практичних занять 1-5.

Критерії оцінювання модульної контрольної роботи:

На модульній контрольній роботі студент виконує 2 завдання. Кожне завдання оцінюється від 0 до 2,5 балів:

- вірно виконаний синтез, складена програма, виконана симуляція методом часових діаграм відповідає умові – 2,5 балів;
- вірно виконаний синтез, складена програма, виконана симуляція методом часових діаграм частково відповідає умові – 2-2,4 балів;
- синтез виконано з помилками, складена програма, виконана симуляція методом часових діаграм не відповідає умові – 1-1,9 балів;
- синтез виконано з помилками, програма складена не вірно або виконаний вірно тільки синтез – 0,5-0,9 балів;
- синтез виконано з помилками, програма не складена – 0-0,4 балів.

У завданні 1 необхідно за заданою циклограмою виконати логічний синтез методом графопереходів на JK- або RS-тригерах, побудувати схему у середовищі Quartus II та зробити візуалізацію методом часових діаграм. У завданні 2 необхідно за заданою картою Карно необхідно виконати синтез на мультиплексорах з двома (або трьома) селекторними лініями, побудувати схему у середовищі Quartus II та виконати симуляцію методом часових діаграм.

Календарний контроль

Календарний контроль базується на поточній рейтинговій оцінці. Умовою позитивної атестації є значення поточного рейтингу студента не менше 50% від максимально можливого на час атестації. Бал, необхідний для отримання позитивного календарного контролю доводиться до відома студентів викладачем не пізніше ніж за 2 тижні до початку календарного контролю.

Додаткові (бонусні) бали

Рейтинговою системою оцінювання передбачені додаткові бали за виконання додаткових завдань. Один студент не може отримати більше ніж 10 бонусних балів у семестрі. Бонусні бали можуть бути отримані за такі види робіт: «Івенти», «Вправи на лекційних заняттях», «Додаткові лекції».

Івенти

Івенти - це спеціальні події для студентів, які хочуть отримати додаткові бали за вирішення ускладнених завдань. Івенти активуються у визначений час (зазвичай понеділок) і активні протягом одного тижня (до наступного понеділка). Додаткові бали отримують тільки ті студенти, які вірно виконали завдання та завантажили свої відповіді у визначений івентом термін. Кількість балів за додаткові завдання визначає кожен івент окремо. Один студент не може отримати більше ніж 5 бонусних балів за івенти.

Вправи на лекційних заняттях

Ваговий бал 0,5.

Вправи проводяться тільки на лекційних заняттях і доступні тільки у спеціально виділений викладачем час. В інший час незалежно від обставин вправи недоступні. Вправи виконуються студентами у системі дистанційного навчання Moodle. Тривалість проходження однієї вправи від 2 до 5 хвилин, в залежності від її складності. Тривалість

вправи попередньо озвучується викладачем. Кількість спроб – одна. Після кожної вправи проводиться коротке обговорення її результатів. Один студент не може отримати більше ніж 5 бонусних балів за вправи.

Кожна вправа – це тестування, яке містить 1 завдання різного формату (вибір правильного варіанту з переліку; вірно/невірно; визначити відповідність; чисельна відповідь; вибір пропущених слів; перетаскування на зображення тощо).

Критерії оцінювання

- запитання типу «вибір правильного варіанту з переліку», «вірно/невірно», «чисельна відповідь» оцінюються однозначно: вірна відповідь – 0,05 бал, невірна відповідь – 0 балів;

запитання, на які немає однієї конкретної відповіді, типу «визначити відповідність», «вибір пропущених слів», «перетаскування на зображення» оцінюються у відповідності до кількості елементів у тесті (наприклад, якщо треба вставити 4 слова у текст, то студент отримає по 0,0125 балів за одне правильне вставлене слово, а за всі 4 правильно вставлені слова отримає відповідно 0,05 балів) – невірна відповідь – 0 балів, частково вірна відповідь – 0,01-0,49 балів, вірна відповідь 0,5 балів.

Додаткові лекції

Додаткові лекції – це теми на самостійне опрацювання, які забезпечать здобувачам посилення теоретичних знань з дисципліни. **Ваговий бал 0,5.** Один студент не може отримати більше ніж 5 бонусних балів за додаткові лекції.

Бали здобувачі отримують за завантаження у систему Moodle конспекту опрацьованої лекції.

Форма семестрового контролю – екзамен

Максимальна сума балів за роботу у семестрі складає 60. Необхідною умовою допуску до екзамену виконані та захищені лабораторні роботи, виконані завдання до практичних занять, семестровий рейтинг не менше 30 балів.

Екзамен містить дві складові: теоретичну та практичну. **Теоретична складова** направлена на перевірку набутих в результаті вивчення освітнього компонента знань студентів у вигляді тестування за лекційним матеріалом семестру. Кожне тестування містить 20 запитань різного формату (вибір правильного варіанту з переліку; вірно/невірно; визначити відповідність; чисельна відповідь; вибір пропущених слів; перетаскування на зображення тощо). Максимальна кількість балів за тестування складає 20 питань * 1 бал = 20 балів. **Практична складова** передбачає перевірку набутих студентами умінь синтезувати, проєктувати та перевіряти відповідно до умов завдання з розробки систем автоматизації. Кожному студенту надається окрема задача, відповідно до умов якої необхідно виконати синтез, скласти програму у середовищі Quartus II та виконати симуляцію методом часових діаграм. Максимальна кількість балів за задачу складає 20 балів.

Критерії оцінювання теоретичної складової

- запитання типу «вибір правильного варіанту з переліку», «вірно/невірно», «чисельна відповідь» оцінюються однозначно: вірна відповідь – 1 бал, невірна відповідь – 0 балів;
- запитання, на які немає однієї конкретної відповіді, типу «визначити відповідність», «вибір пропущених слів», «перетаскування на зображення» оцінюються у відповідності до кількості елементів у тесті (наприклад, якщо треба вставити 4 слова у текст, то студент отримає по 0,25 балів за одне правильне вставлене слово, а за всі 4 правильно вставлені слова отримає відповідно 1 бал) – невірна відповідь – 0 балів, частково вірна відповідь – 0,1-0,9 балів, вірна відповідь 1 бал.

Критерії оцінювання практичної складової

- вірно виконаний синтез, складена програма, виконана симуляція методом часових діаграм відповідає умові – 20 балів;
- вірно виконаний синтез, складена програма, виконана симуляція методом часових діаграм частково відповідає умові – 15-19 балів;
- синтез виконано з помилками, складена програма, виконана симуляція методом часових діаграм не відповідає умові – 10-14 балів;
- синтез виконано з помилками, програма складена не вірно або виконаний вірно тільки синтез – 5-9 балів;
- синтез виконано з помилками, програма не складена – 0-4 бали.

Робочу програму навчальної дисципліни (силабус):

Складено доцентом кафедри автоматизації електромеханічних систем та електроприводу ФЕА, к.т.н. Бур'яном С.О.

Ухвалено кафедрою автоматизації електромеханічних систем та електроприводу ФЕА (протокол № 11 від 15.06.2022 р.)

Погоджено Методичною комісією факультету (протокол № 10 від 16.06.2022 р.)